

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-272944
 (43)Date of publication of application : 05.10.2001

(51)Int.CI.

G09G 3/28
 G09F 9/313
 G09G 3/20
 H04N 5/66

(21)Application number : 2000-082575

(71)Applicant : NEC CORP

(22)Date of filing : 23.03.2000

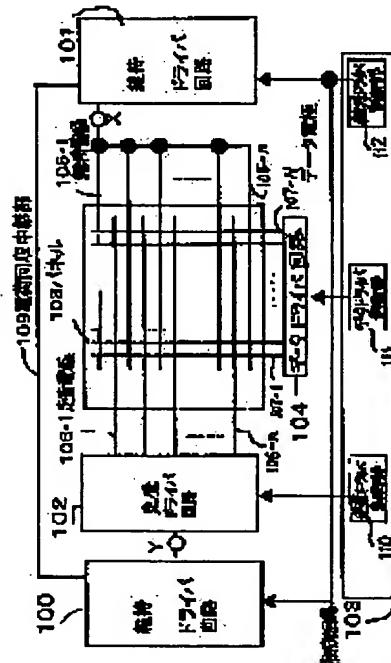
(72)Inventor : OKAMURA TERUO
 SHIRASAWA YUTAKA

(54) DRIVING CIRCUIT FOR PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To disperse heat evolution of elements and also to suppress oppression of breakdown strength margins of components by absorbing spike voltages caused by counter electromotive force in coils and parasitic inductances.

SOLUTION: Two circuits of sustaining driver circuits of a sustaining driver circuit 100 which controls potentials of a scanning electrode side and, also, which, when potentials of the scanning electrode side are power source potentials, performs the control for raising potentials of a sustaining electrode side by using the potentials and a sustaining driver circuit 101 which controls potentials of the sustaining electrode side and, also, which, when potentials of the sustaining electrode side are power source potentials, performs the control for raising potentials of the scanning electrode side by using the potentials are provided in this driving circuit and the control of potentials in which mutual potentials among sustaining electrodes and scanning electrodes are used is performed by taking partial charges by the two circuits of the sustaining drivers 100, 101 in accordance with directions of a flowing current.



LEGAL STATUS

[Date of request for examination] 15.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-272944

(P2001-272944A)

(43)公開日 平成13年10月5日 (2001.10.5)

(51) Int.Cl. ⁷	識別記号	F I	テ-マコード(参考)
G 0 9 G 3/28		G 0 9 F 9/313	Z 5 C 0 5 8
G 0 9 F 9/313		G 0 9 G 3/20	6 2 1 G 5 C 0 8 0
G 0 9 G 3/20	6 2 1		6 2 1 H 5 C 0 9 4
H 0 4 N 5/66		H 0 4 N 5/66	1 0 1 B
H 0 4 N 5/66	1 0 1	G 0 9 G 3/28	H

審査請求 有 請求項の数 8 OL (全 11 頁)

(21)出願番号 特願2000-82575(P2000-82575)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(22)出願日 平成12年3月23日 (2000.3.23)

(72)発明者 岡村 輝雄

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 白澤 裕

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100088328

弁理士 金田 輝之 (外2名)

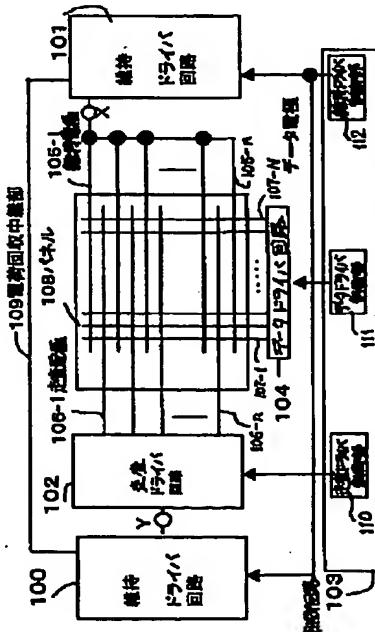
最終頁に続く

(54)【発明の名称】 プラズマディスプレイパネルの駆動回路

(57)【要約】

【課題】 素子発熱の分散を図ることができるとともに、コイルと寄生インダクタンスにおける逆起電力に起因するスパイク電圧を吸収することにより、部品耐圧マージンの圧迫を抑制する。

【解決手段】 走査電極側の電位を制御するとともに、走査電極側が電源電位である場合に該電位を用いて維持電極側の電位を上げるための制御を行う維持ドライバ回路100と、維持電極側の電位を制御するとともに、維持電極側が電源電位である場合に該電位を用いて走査電極側の電位を上げるための制御を行う維持ドライバ回路101との2つの維持ドライバ回路を設け、維持電極と走査電極との間における互いの電位を用いた電位の制御を、流れる電流の方向に応じて2つの維持ドライバ回路100、101にて分担して行う。



【特許請求の範囲】

【請求項 1】 プラズマディスプレイパネルの走査電極と維持電極との間に形成されるパネル容量に並列に接続され、前記走査電極及び前記維持電極における電位が互いに入れ替わるような制御を繰り返し行い、該電位の入れ替えにより前記走査電極と前記維持電極との間に放電を生じさせ、該放電により前記プラズマディスプレイ上に表示を行うプラズマディスプレイの駆動回路において、

前記走査電極側の電位を制御するとともに、前記走査電極側が電源電位である場合に該電位を用いて前記維持電極側の電位を上げるための制御を行う第1の維持ドライバ回路と、

前記維持電極側の電位を制御するとともに、前記維持電極側が電源電位である場合に該電位を用いて前記走査電極側の電位を上げるための制御を行う第2の維持ドライバ回路と、

前記第1の維持ドライバ回路と前記第2の維持ドライバ回路とを接続する中継手段とを有することを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 2】 請求項 1 に記載のプラズマディスプレイパネルの駆動回路において、

前記第1の維持ドライバ回路は、

前記走査電極を電源電位にクランプするための第1のスイッチング素子と、

前記走査電極を接地電位にクランプするための第2のスイッチング素子と、

前記走査電極側が電源電位である場合に当該第1の維持ドライバ回路から前記第2の維持ドライバ回路に対して電流を流すことにより前記走査電極側の電位を下げるとともに前記維持電極側の電位を上げる第3のスイッチング素子と、

前記第3のスイッチング素子と前記第2の維持ドライバ回路との間に接続された第1のコイルとを有し、

前記第2の維持ドライバ回路は、

前記維持電極を電源電位にクランプするための第4のスイッチング素子と、

前記維持電極を接地電位にクランプするための第5のスイッチング素子と、

前記維持電極側が電源電位である場合に当該第2の維持ドライバ回路から前記第1の維持ドライバ回路に対して電流を流すことにより前記維持電極側の電位を下げるとともに前記走査電極側の電位を上げる第6のスイッチング素子と、

前記第6のスイッチング素子と前記第1の維持ドライバ回路との間に接続された第2のコイルとを有することを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 3】 請求項 2 に記載のプラズマディスプレイパネルの駆動回路において、

前記第1の維持ドライバ回路は、当該第1の維持ドライ

バ回路と前記第2の維持ドライバ回路との間を流れる電流の方向を、前記第2の維持ドライバ回路から当該第1の維持ドライバ回路への方向のみに規制する第1のダイオードを有し、

前記第2の維持ドライバ回路は、当該第2の維持ドライバ回路と前記第1の維持ドライバ回路との間を流れる電流の方向を、前記第1の維持ドライバ回路から当該第2の維持ドライバ回路への方向のみに規制する第2のダイオードを有することを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 4】 請求項 3 に記載のプラズマディスプレイパネルの駆動回路において、

前記第1の維持ドライバ回路は、前記第1のスイッチング素子を介して電源電圧側に電流が流れ込むことを防止するための第3のダイオードを有することを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 5】 請求項 3 に記載のプラズマディスプレイパネルの駆動回路において、

前記第2の維持ドライバ回路は、前記第4のスイッチング素子を介して電源電圧側に電流が流れ込むことを防止するための第4のダイオードを有することを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 6】 請求項 3 乃至 5 のいずれか 1 項に記載のプラズマディスプレイパネルの駆動回路において、

前記第1及び第2の維持ドライバ回路は、前記第1及び第2のコイル、並びに前記中継手段に存在するインダクタンスにおける逆起電力に起因するスパイク電圧を吸収するためのクランプダイオード群をそれぞれ有することを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 7】 請求項 6 に記載のプラズマディスプレイパネルの駆動回路において、

前記第1のダイオードは、前記クランプダイオード群よりも前記第1及び第2のスイッチング素子側に設けられ、

前記第2のダイオードは、前記クランプダイオード群よりも前記第4及び第5のスイッチング素子側に設けられていることを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 8】 請求項 2 乃至 7 のいずれか 1 項に記載の

プラズマディスプレイパネルの駆動回路において、前記スイッチング素子は、FETトランジスタであることを特徴とするプラズマディスプレイパネルの駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、プラズマディスプレイパネルの駆動回路に関する、特に、電荷回収時における発熱部集中を抑制することができるプラズマディスプレイパネルの駆動回路に関する。

【0002】

【従来の技術】一般に、プラズマディスプレイパネルは、薄型構造でちらつきがなく表示コントラスト比が大きいことや、大画面とすることが比較的容易であることや、応答速度が速いことや、自発光型で蛍光体の利用により多色発光が可能であること等の利点を有しているため、近年、大型の公衆表示装置の分野及びカラーテレビの分野等において利用が拡大しつつある。

【0003】図6は、従来のプラズマディスプレイパネルの一構成例を示す図である。

【0004】本従来例は図6に示すように、表示発光を行うパネル608と、パネル608の表示内容及び表示輝度を制御する駆動回路とから構成されている。

【0005】パネル608は、互いに平行に配置された走査電極606-1～606-n及び維持電極605-1～605-nからなる一対の主電極と、該主電極と垂直な方向に伸びたデータ電極607-1～607-Nとからなり、主電極とデータ電極607-1～607-Nとがマトリックス状に交差し、その交差する部分がそれぞれ画素となっている。

【0006】また、パネル608の駆動回路は、走査電極606-1～606-nを駆動させる走査ドライバ回路602と、データ電極607-1～607-Nを駆動させるデータドライバ回路604と、パネル608の発光を維持する維持ドライバ回路601と、走査ドライバ回路602、データドライバ回路604及び維持ドライバ回路601をそれぞれ制御する制御回路603とから構成されており、制御回路603は、走査ドライバ回路602を制御する走査ドライバ制御部609と、データドライバ回路602を制御するデータドライバ制御部610と、維持ドライバ回路601を制御する維持ドライバ制御部611とから構成されている。

【0007】上記のように構成されたプラズマディスプレイパネルにおいて表示が行われる場合は、まず、走査電極606-1～606-nとデータ電極607-1～607-Nとによってパネル608上における表示部分が選択され（書き込み放電期間）、その後、走査電極606-1～606-nと維持電極605-1～605-nとの間に交差する電圧が印加され、それによる放電によって所望の表示が行われる（維持放電期間）。なお、走査電極606-1～606-nと維持電極605-1～605-nとの間ににおける電圧の交差の印加の繰り返しの回数によって表示の輝度が決定する。

【0008】このように、走査電極606-1～606-nと維持電極605-1～605-nとの間に電荷をやりとりすることにより維持放電を行う方式を自己回収方式という。この自己回収方式においては、書き込み放電期間にて発生した電荷が維持放電にも利用されるため、維持放電を発生させる際に新たに電荷を発生させる必要がなく、消費電力を低減させることができるという利点がある。

【0009】図7は、従来の自己回収方式を説明するための図6に示した維持ドライバ回路601の一構成例を示す図である。

【0010】本従来例は図7に示すように、維持電極605-1～605-nを電源電圧VS電位にクランプするためのトランジスタQ702と、維持電極605-1～605-nを接地電位にクランプするためのトランジスタQ703と、走査電極606-1～606-nを電源電圧VS電位にクランプするためのトランジスタQ706と、走査電極606-1～606-nを接地電位にクランプするためのトランジスタQ707と、走査電極606-1～606-nと維持電極605-1～605-nとの間における電荷をやりとりを制御するためのトランジスタQ704、Q705及びダイオードD702、D703と、コイルL701と、コイルL701における逆起電力に起因するスパイク電圧の吸収により部品耐圧マージンの圧迫を抑制するためのクランプダイオードD705、D707と、寄生インダクタンスにおける逆起電力に起因するスパイク電圧を吸収するためのクランプダイオードD704、D706と、電源電圧VSよりも高い電位を有し、維持放電を発生しやすくするために書き込み期間中に電源電圧VSに重畠される電圧VSWを印加するトランジスタQ701と、電圧VSWが印加された場合に電圧VSWによってトランジスタQ702を介して電圧VSW-電源電圧VS間に貫通電流が流れてしまうことを防止するためのダイオードD701とから構成されている。また、トランジスタQ706とQ707との接続点をA点、ダイオードD701のカソードとトランジスタQ703との接続点をB点、ダイオードD704のアノードとダイオードD706のカソードとの接続点をC点とする。A点とB点との間にはパネル容量C701が配置される。パネル容量C701のA点側には走査電極Y1、パネル容量C701のB点側には維持電極X1がそれぞれ配置される。X1、Y1はそれぞれ図6に示すX、Yに対応する。

【0011】以下に、維持放電期間における動作について説明する。

【0012】書き込み放電期間において、表示内容に基づいて走査電極606-1～606-nとデータ電極607-1～607-Nとの間に電圧が印加され、それにより、表示内容に基づく部分の走査電極とデータ電極との間を電荷が移動し、放電が発生する。

【0013】次に、トランジスタQ702、Q707がONになると、パネル容量C701が充電される。

【0014】次に、トランジスタQ702、Q707をOFFし、その後、トランジスタQ704をONすることにより、パネル容量C701とコイルL701とが共振回路を形成し、パネル容量C701に蓄積されていた電荷が共振電流として流れ出し、コイルL701を介してパネル容量C701が逆極性に再充電される。

【0015】なお、図7において、A点とC点との間の配線長が長くなると、寄生のインダクタンスが無視できなくなる。

【0016】以下に、上記のように構成された維持ドライバ回路における電荷回収方法について説明する。

【0017】図8は、図7に示した維持ドライバ回路601における電荷回収方法を説明するためのタイミングチャートである。

【0018】まず、初期状態としてトランジスタQ703, Q706がそれぞれON状態であり、それにより、走査電極側（A点）が電源電圧VS電位、維持電極側（B点）が接地電位であるとする。

【0019】この状態からまず、トランジスタQ703, Q706をOFF状態に設定し、その後、トランジスタQ705をON状態とする。

【0020】すると、走査電極側から維持電極側にトランジスタQ705、ダイオードD702及びコイルL701を介して電流が流れ、それにより、走査電極側の電位レベルが下降するとともに維持電極側の電位レベルが上昇していく。ここで、この電位レベルの下降及び上昇の曲線の傾きは、コイルL701のインダクタンス及び配線の寄生インダクタンスとパネル容量C701との積の共振周期によって決まる。

【0021】走査電極側の電位レベルがある程度下降し、また、維持電極側の電位レベルがある程度上昇した後、トランジスタQ702, Q707をON状態にし、それにより、走査電極側の電位レベルを接地電位にクランプするとともに、維持電極側の電位レベルを電源電圧VS電位にクランプする。

【0022】次に、トランジスタQ702, Q707をOFF状態にし、その後、トランジスタQ704をON状態とする。

【0023】すると、維持電極側から走査電極側にコイルL701、ダイオードD703及びトランジスタQ704を介して電流が流れ、それにより、維持電極側の電位レベルが下降するとともに走査電極側の電位レベルが上昇していく。

【0024】維持電極側の電位レベルがある程度下降し、また、走査電極側の電位レベルがある程度上昇した後、トランジスタQ703, Q706をON状態にし、それにより、維持電極側の電位レベルを接地電位にクランプし、また、走査電極側の電位レベルを電源電圧VS電位にクランプする。

【0025】このようにして、走査電極側における電位と維持電極側における電位とが入れ替わるようにトランジスタQ702～Q707を制御することによって、走査電極と維持電極との間に電荷をやりとりし、電荷の自己回収を行っている。

【0026】図9は、図6に示した維持ドライバ回路601の他の構成例を示す図であり、特開平1.1-344

952号公報に開示されたものを示す。

【0027】本従来例は図9に示すように、維持電極605-1～605-nを電源電圧VS電位にクランプするためのトランジスタQ901と、維持電極605-1～605-nを接地電位にクランプするためのトランジスタQ902と、走査電極606-1～606-nを電源電圧VS電位にクランプするためのトランジスタQ903と、走査電極606-1～606-nを接地電位にクランプするためのトランジスタQ904と、維持電極605-1～605-nと走査電極606-1～606-nとの間に互いに直列に接続されたトランジスタQ905, Q906及びコイルL901と、トランジスタQ905と並列に設けられたダイオードD901と、トランジスタQ906と並列に設けられたダイオードD902とから構成され、トランジスタQ905, Q906のそれぞれの一端がパネル容量Cpの両端に接続されている。コイルL901は、トランジスタQ905とQ906との間に配置されている。

【0028】以下に、図9に示した従来の維持ドライバ回路の動作について説明する。

【0029】初期状態において、全てのトランジスタQ901～Q906がOFF状態にあるとする。

【0030】この状態からトランジスタQ901, Q904がONになると、パネル容量Cpが充電される。

【0031】次に、トランジスタQ901, Q904をOFFし、その後、トランジスタQ905をONすることにより、パネル容量CpとコイルL901とが共振回路を形成し、パネル容量Cpに蓄積されていた電荷が共振電流として流れ出し、コイルL901を介してパネル容量Cpが逆極性に再充電される。

【0032】この従来例では、トランジスタQ905, Q906のON時間を、パネル容量CpとコイルL901との積の共振周期に等しくなるように調整する。

【0033】

【発明が解決しようとする課題】近年、プラズマディスプレイパネルにおいては、その輝度を向上させるために維持放電周波数を高くすることが要求されている。維持放電周波数を高くするためには、上述したような維持ドライバ回路においてトランジスタのON/OFF切り替え周期を短くし、それに伴って維持電極側における電位と走査電極側における電位との入れ替え周期を短くしなければならない。

【0034】そのため、上述したように1つの維持ドライバ回路にて維持放電のための維持電極及び走査電極における電位が制御されている場合、維持放電周波数を高くすると、維持ドライバ回路にかかる負荷が増大し、素子発熱が集中して発生するという問題点がある。特に、図9に示した維持ドライバ回路においては、維持電極側の電位を下げて該電位を用いて走査電極側の電位を上げる場合と走査電極側の電位を下げて該電位を用いて維持

電極側の電位を上げる場合のいずれの場合においてもコイルL 901に電流が流れることになり、コイルL 901における発熱がかなり大きなものとなってしまう。

【0035】また、特開平11-344952号公報には、図9に示したトランジスタQ905、Q906のタイミングを共振周波数に等しくなるように調節すると、コイル901と並列に配置するダンピング抵抗が削除できると記載されているが、実際には、パネル容量のばらつきや回路素子のばらつきによって共振周期から外れるものが存在し、その結果、逆起電力が生じるため、クランプダイオードないしダンピング抵抗を入れる必要がある。

【0036】また、図7に示したものにおいては、コイルL 701の他に、A点とC点との間に寄生のインダクタンスが存在する。なぜ、寄生のインダクタンスが存在するかというと、(1)クランプ用スイッチと電極との間の寄生インピーダンスを小さくするために各クランプ用スイッチをパネル近傍に配置する、(2)画面の大型化の理由から、A点とC点との配線長が長くなり、寄生のインダクタンスが大きくなるためである。このインダクタンスにおける逆起電力に起因するスパイク電圧を吸収するためにクランプダイオードD 704、D 706を設けなければならない。また、コイルL 701における逆起電力に起因するスパイク電圧を吸収するためにクランプダイオードD 705、D 707が設けられているが、ダイオードD 707においては、電圧V SWが印加された場合に電圧V SWによってダイオードD 707を介して電圧V SW-電源電圧V S間に貫通電流が流れてしまふため、実際には設けることができず、その場合、コイルL 701における逆起電力に起因するスパイク電圧が発生する。また、ダイオードD 707の代わりにV SW印加時にOFFするスイッチを用いることも可能であるが、その場合、コスト高となってしまう。

【0037】本発明は、上述したような従来の技術が有する問題点に鑑みてなされたものであって、素子発熱の分散を図ることができるとともに、コイルと寄生インダクタンスにおける逆起電力に起因するスパイク電圧を吸収することにより部品耐圧マージンの圧迫を抑制することができるプラズマディスプレイの駆動回路を提供することを目的とする。

【0038】

【課題を解決するための手段】上記目的を達成するためには、本発明は、プラズマディスプレイパネルの走査電極と維持電極との間に形成されるパネル容量に並列に接続され、前記走査電極及び前記維持電極における電位が互いに入れ替わるような制御を繰り返し行い、該電位の入れ替えにより前記走査電極と前記維持電極との間に放電を生じさせ、該放電により前記プラズマディスプレイ上に表示を行うプラズマディスプレイの駆動回路において、前記走査電極側の電位を制御するとともに、前記走

査電極側が電源電位である場合に該電位を用いて前記維持電極側の電位を上げるための制御を行う第1の維持ドライバ回路と、前記維持電極側の電位を制御するとともに、前記維持電極側が電源電位である場合に該電位を用いて前記走査電極側の電位を上げるための制御を行う第2の維持ドライバ回路と、前記第1の維持ドライバ回路と前記第2の維持ドライバ回路とを接続する中継手段とを有することを特徴とする。

【0039】また、前記第1の維持ドライバ回路は、前記走査電極を電源電位にクランプするための第1のスイッチング素子と、前記走査電極を接地電位にクランプするための第2のスイッチング素子と、前記走査電極側が電源電位である場合に当該第1の維持ドライバ回路から前記第2の維持ドライバ回路に対して電流を流すことにより前記走査電極側の電位を下げるとともに前記維持電極側の電位を上げる第3のスイッチング素子と、前記第3のスイッチング素子と前記第2の維持ドライバ回路との間に接続された第1のコイルとを有し、前記第2の維持ドライバ回路は、前記維持電極を電源電位にクランプするための第4のスイッチング素子と、前記維持電極を接地電位にクランプするための第5のスイッチング素子と、前記維持電極側が電源電位である場合に当該第2の維持ドライバ回路から前記第1の維持ドライバ回路に対して電流を流すことにより前記維持電極側の電位を下げるとともに前記走査電極側の電位を上げる第6のスイッチング素子と、前記第6のスイッチング素子と前記第1の維持ドライバ回路との間に接続された第2のコイルとを有することを特徴とする。

【0040】また、前記第1の維持ドライバ回路は、当該第1の維持ドライバ回路と前記第2の維持ドライバ回路との間を流れる電流の方向を、前記第2の維持ドライバ回路から当該第1の維持ドライバ回路への方向のみに規制する第1のダイオードを有し、前記第2の維持ドライバ回路は、当該第2の維持ドライバ回路と前記第1の維持ドライバ回路との間を流れる電流の方向を、前記第1の維持ドライバ回路から当該第2の維持ドライバ回路への方向のみに規制する第2のダイオードを有することを特徴とする。

【0041】また、前記第1の維持ドライバ回路は、前記第1のスイッチング素子を介して電源電圧側に電流が流れ込むことを防止するための第3のダイオードを有することを特徴とする。

【0042】また、前記第2の維持ドライバ回路は、前記第4のスイッチング素子を介して電源電圧側に電流が流れ込むことを防止するための第4のダイオードを有することを特徴とする。

【0043】また、前記第1及び第2の維持ドライバ回路は、前記第1及び第2のコイル、並びに前記中継手段に存在するインダクタンスにおける逆起電力に起因するスパイク電圧を吸収するためのクランプダイオード群を

それぞれ有することを特徴とする。

【0044】また、前記第1のダイオードは、前記クランプダイオード群よりも前記第1及び第2のスイッチング素子側に設けられ、前記第2のダイオードは、前記クランプダイオード群よりも前記第4及び第5のスイッチング素子側に設けられていることを特徴とする。

【0045】また、前記スイッチング素子は、FETトランジスタであることを特徴とする。

【0046】(作用) 上記のように構成された本発明においては、走査電極側の電位を制御するとともに、走査電極側が電源電位である場合に該電位を用いて維持電極側の電位を上げるための制御を行う第1の維持ドライバ回路と、維持電極側の電位を制御するとともに、維持電極側が電源電位である場合に該電位を用いて走査電極側の電位を上げるための制御を行う第2の維持ドライバ回路との2つの維持ドライバ回路が設けられており、走査電極側が電源電位である場合に第1の維持ドライバ回路から第2の維持ドライバ回路に対して第3のスイッチング素子及び第1のコイルを介して電流が流れるように制御され、それにより、走査電極側の電位が下降するとともに維持電極側の電位が上昇する。また、維持電極側が電源電位である場合に第2の維持ドライバ回路から第1の維持ドライバ回路に対して第6のスイッチング素子及び第2のコイルを介して電流が流れるように制御され、それにより、維持電極側の電位が下降するとともに走査電極側の電位が上昇する。

【0047】このように、維持電極と走査電極との間ににおける互いの電位を用いた電位の制御が、流れる電流の方向に応じて2つの維持ドライバ回路にて分担して行われるので、素子発熱が分散される。

【0048】また、第1及び第2のコイル、並びに中継手段に存在するインダクタンスにおける逆起電力によるスパイク電圧がクランプダイオード群によって吸収されるが、第1の維持ドライバ回路と第2の維持ドライバ回路との間を流れる電流の方向を一方向に規制する第1及び第2のダイオードがクランプダイオード群よりも第1及び第2のスイッチング素子側あるいは第4及び第5のスイッチング素子側に設けられているので、電源電圧よりも高い電圧によって電源電位に対して電流が流入してしまうことはない。

【0049】

【発明の実施の形態】以下に、本発明の実施の形態について図面を参照して説明する。

【0050】(第1の実施の形態) 図1は、本発明のプラズマディスプレイパネルの駆動回路の第1の実施の形態を説明するための図であり、該駆動回路が用いられたプラズマディスプレイパネルの一構成例を示している。

【0051】本形態が用いられるプラズマディスプレイは図1に示すように、表示発光を行うパネル108と、パネル108の表示内容及び表示輝度を制御する駆動回

路とから構成されている。

【0052】パネル108は、互いに平行に配置された走査電極106-1～106-n及び維持電極105-1～105-nからなる一対の主電極と、該主電極と垂直な方向に延びたデータ電極107-1～107-Nとかなり、主電極とデータ電極107-1～107-Nとがマトリックス状に交差し、その交差する部分がそれぞれ画素となっている。

【0053】また、パネル108の駆動回路は、走査電極106-1～106-nを駆動させる走査ドライバ回路102と、データ電極107-1～107-Nを駆動させるデータドライバ回路104と、走査電極106-1～106-n側の電位を下げ、維持電極105-1～105-n側の電位を上げるためのスイッチング制御を行う第1の維持ドライバ回路100と、維持電極105-1～105-n側の電位を下げ、走査電極106-1～106-n側の電位を上げるためのスイッチング制御を行う第2の維持ドライバ101と、走査ドライバ回路102、データドライバ回路104及び維持ドライバ回路100、101をそれぞれ制御する制御回路103と、維持ドライバ回路100と維持ドライバ回路101とを接続する電荷回収中継部109とから構成されており、制御回路103は、走査ドライバ回路102を制御する走査ドライバ制御部110と、データドライバ回路104を制御するデータドライバ制御部111と、維持ドライバ回路100、101を制御する維持ドライバ制御部112とから構成されている。

【0054】上記のように本形態においては、2つの維持ドライバ回路100、101が設けられており、維持電極105-1～105-nと走査電極106-1～106-nとの間における電荷のやりとりの制御を、電荷の移動方向によって2つの維持ドライバ回路100、101にて分担して行っている。

【0055】図2は、本発明のプラズマディスプレイパネルの駆動回路の第1の実施の形態を示す回路図であり、図1に示した維持ドライバ回路100、101の一構成例を示している。

【0056】本形態における維持ドライバ回路100と維持ドライバ回路101とは電荷回収中継部209における2つの経路を介して互いに接続されている。

【0057】本形態における維持ドライバ回路100は図2に示すように、走査電極106-1～106-nを電源電圧V_S電位にクランプするための第1のスイッチング手段であるトランジスタQ206と、走査電極106-1～106-nを接地電位にクランプするための第2のスイッチング手段であるトランジスタQ207と、走査電極側の電位を下げて該電位を用いて維持電極側の電位を上げる際のスイッチング動作を行う第3のスイッチング手段であるトランジスタQ205と、トランジスタQ205と維持ドライバ回路101との間に接続され

た第1のコイルL 201と、コイルL 201や電荷回収中継部209に存在する寄生インダクタンスにおける逆起電力に起因する維持ドライバ回路100内のスパイク電圧を吸収するためのクランプダイオードD205, D209と、維持ドライバ回路101内に設けられたコイルL 202や電荷回収中継部209に存在する寄生インダクタンスにおける逆起電力に起因する維持ドライバ回路100内のスパイク電圧を吸収するためのクランプダイオードD207, D211と、維持ドライバ101と接続される2つの経路のうち一方の経路にて維持ドライバ回路101からのみ電流が流れ込むように電流の流れる方向を制御する第1のダイオードD203とから構成されている。

【0058】また、本形態における維持ドライバ回路101は図2に示すように、維持電極105-1～105-nを電源電圧V.S電位にクランプするための第4のスイッチング手段であるトランジスタQ202と、維持電極105-1～105-nを接地電位にクランプするための第5のスイッチング手段であるトランジスタQ203と、維持電極側の電位を下げて該電位を用いて走査電極側の電位を上げる際のスイッチング動作を行う第6のスイッチング手段であるトランジスタQ204と、トランジスタQ204と維持ドライバ回路100との間に接続された第2のコイルL 202と、コイルL 202や電荷回収中継部209に存在する寄生インダクタンスにおける逆起電力に起因する維持ドライバ回路101内のスパイク電圧を吸収するためのクランプダイオードD206, D210と、維持ドライバ回路100内に設けられたコイルL 201や電荷回収中継部209に存在する寄生インダクタンスにおける逆起電力に起因する維持ドライバ回路101内のスパイク電圧を吸収するためのクランプダイオードD204, D208と、維持ドライバ100と接続される2つの経路のうち一方の経路にて維持ドライバ回路100からのみ電流が流れ込むように電流の流れる方向を制御する第2のダイオードD202とから構成されている。

【0059】なお、走査電極106-1～106-nと維持電極105-1～105-nとの間のパネル容量をC201で示す。

【0060】また、トランジスタQ202, 203から維持電極側のクランプ回路が形成され、トランジスタQ206, Q207から走査電極側のクランプ回路が形成されている。

【0061】以下に、上記のように構成された維持ドライバ回路における電荷回収方法について説明する。

【0062】図3は、図2に示した維持ドライバ回路100, 101における電荷回収方法を説明するためのタイミングチャートである。

【0063】まず、初期状態としてトランジスタQ202, Q207がそれぞれON状態であり、それにより、

走査電極側（A点）が接地電位、維持電極側（B点）が電源電圧V.S電位であるとする。

【0064】この状態からまず、トランジスタQ202, Q207をOFF状態に設定し、その後、トランジスタQ204をON状態とする。

【0065】すると、維持電極側から走査電極側にトランジスタQ204、コイルL 202及びダイオードD203を介して電流が流れ、それにより、維持電極側の電位レベルが下降するとともに走査電極側の電位レベルが上昇していく。ここで、この電位レベルの下降及び上昇の曲線の傾きは、コイルL 202のインダクタンス及び配線の寄生インダクタンスとパネル容量C201との積の共振周期によって決まる。

【0066】維持電極側の電位レベルがある程度下降し、また、走査電極側の電位レベルがある程度上昇した後、トランジスタQ203, Q206をON状態にし、それにより、走査電極側の電位レベルを電源電圧V.S電位にクランプするとともに、維持電極側の電位レベルを接地電位にクランプする。

【0067】走査電極側の電位レベルを電源電圧V.S電位にクランプし、また、維持電極側の電位レベルを接地電位にクランプした後、トランジスタQ204をOFFにする。

【0068】次に、トランジスタQ203, Q206をOFF状態にし、その後、トランジスタQ205をON状態とする。

【0069】すると、走査電極側から維持電極側にトランジスタQ205、コイルL 201及びダイオードD202を介して電流が流れ、それにより、走査電極側の電位レベルが下降するとともに維持電極側の電位レベルが上昇していく。

【0070】走査電極側の電位レベルがある程度下降し、また、維持電極側の電位レベルがある程度上昇した後、トランジスタQ202, Q207をON状態にし、それにより、維持電極側の電位レベルを電源電圧V.S電位にクランプし、また、走査電極側の電位レベルを接地電位にクランプする。

【0071】上述したように、走査電極側における電位と維持電極側における電位とが入れ替わるような制御を繰り返し行うことによって、走査電極と維持電極との間に電荷をやりとりし、電荷の自己回収を行う。

【0072】ここで、電荷回収中継部209においては、プラズマディスプレイパネルの大画面化や搭載基板の小型化のために配線長が長く、寄生のインダクタンス成分が大きい。そのために、トランジスタQ205のON/OFF切り換え時においては、コイルL 201にて逆起電力が生じるとともに、電荷回収中継部209に存在する寄生インダクタンスにて逆起電力が生じるが、これらの逆起電力によるスパイク電圧は、クランプダイオードD204, D205, D208, D209によって

吸収される。

【0073】同様に、トランジスタQ204のON/OFF切り換え時において、コイルL202及び電荷回収中継部209に存在する寄生インダクタンスにて生じた逆起電力によるスパイク電圧は、クランプダイオードD206, D207, D210, D211によって吸収される。

【0074】このように、本形態においては、維持電極105-1～105-nと走査電極106-1～106-nとの間における電荷のやりとりの制御が2つの維持ドライバ回路100, 101にて分担して行われているため、電荷回収時における素子発熱の分散を図ることができるとともに、コイルと寄生インダクタンスによって生じた逆起電力に起因するスパイク電圧を吸収し、部品耐圧マージンの圧迫を抑制することができる。

【0075】また、走査電極及び維持電極とそれらを所定の電位にクランプさせるためのクランプ回路とをそれぞれ近づけて構成することができ、電荷回収のスイッチングを行なうトランジスタQ204, Q205を走査電極及び維持電極に近づけて構成することができるため、Y電極とトランジスタQ205～Q207及びダイオードD203とのそれぞれの間の基板上のインダクタンス、あるいは、X電極とトランジスタQ202～Q204及びダイオードD202との間の基板上のインダクタンスを抑えることができる。その結果、スパイク電圧が小さくなる。また、基板の抵抗成分等によるパネル印加電圧の歪み等の影響も抑制することができる。

【0076】(第2の実施の形態) 図4は、本発明のプラズマディスプレイパネルの駆動回路の第2の実施の形態を示す回路図であり、図1に示した維持ドライバ回路100, 101の他の構成例を示している。

【0077】本形態は図4に示すように、図2に示したものに対して図7に示したもののように電源電位VSよりも高い電位を有する電圧VSWが印加される端子が設けられており、電圧VSWの印加を制御するトランジスタQ401が設けられている。

【0078】本形態においては、電圧VSWが印加された場合に電圧VSWによってトランジスタQ402を介して電圧VSW-電源電圧VS間に漏通電流が流れてしまうことを防止するために、トランジスタQ402のドレインまたはソースに、該漏通電流を防止するための第4のダイオードD401を設ける必要がある。また、ダイオードD402やトランジスタQ403, Q404を電圧VSWに対してマージンを有するものに変更する必要がある。

【0079】なお、本形態においては、電圧VSWが維持電極側に印加される場合について説明したが、走査電極側に印加される場合についても同様の対応を施す必要がある。

【0080】(第3の実施の形態) 図5は、本発明のプ

ラズマディスプレイパネルの駆動回路の第3の実施の形態を示す回路図であり、図1に示した維持ドライバ回路100, 101の他の構成例を示している。

【0081】本形態は図5に示すように、図2に示したものに対して維持電極側と走査電極側との間を流れる電流の方向を規制するためのダイオードD503, D504とコイルL502, L501とが設けられる位置が互いに入れ替わって構成されている。

【0082】本形態においては、トランジスタQ502, Q503, Q506, Q507が有するリカバリーダイオードをコイルL501, L502及び電荷回収中継部509に存在するインダクタンスの逆起電力に起因するスパイク電圧を吸収することができる場合は、ダイオードD506, D508, D510, D512が不要となり、コストダウンを図ることができる。

【0083】なお、上述した3つの実施の形態において、スパイク電圧を吸収するためのクランプダイオードと併用してコイルと並列にダンピング抵抗を設けてもよい。

【0084】また、上述した3つの実施の形態においては、スイッチング手段としてFETトランジスタを用いたが、スイッチング動作可能なものであれば本発明はこれに限らない。また、NchFETトランジスタをPchトランジスタに変更した場合においても上記同様の効果を得ることができることは言うまでもない。

【0085】

【発明の効果】本発明は、以上説明したように構成されているので、維持電極と走査電極との間における互いの電位を用いた電位の制御が、スイッチング素子及びコイルからなる2つの維持ドライバ回路において流れる電流の方向に応じて分担して行われることになり、素子発熱の分散を図ることができる。

【0086】また、第1及び第2の維持ドライバ回路において、中継手段と接続される部分に第1及び第2のコイルが設けられ、かつ、中継手段に接続される部分及び第1及び第2のコイルを介して中継手段に接続される部分にクランプダイオードが設けられているため、第1及び第2のコイルと寄生インダクタンスにおける逆起電力に起因するスパイク電圧を吸収することにより、部品耐圧マージンの圧迫を抑制することができる。

【0087】また、走査電極を所定の電位にクランプするための第1及び第2のスイッチング素子と、維持電極を所定の電位にクランプするための第4及び第5のスイッチング素子とがプラズマディスプレイパネルの近くに配置されるため、所定の電位をパネルに効率良く印加することができる。

【図面の簡単な説明】

【図1】本発明のプラズマディスプレイパネルの駆動回路の第1の実施の形態を説明するための図である。

【図2】本発明のプラズマディスプレイパネルの駆動回

路の第1の実施の形態を示す回路図である。

【図3】図2に示した維持ドライバ回路における電荷回収方法を説明するためのタイミングチャートである。

【図4】本発明のプラズマディスプレイパネルの駆動回路の第2の実施の形態を示す回路図である。

【図5】本発明のプラズマディスプレイパネルの駆動回路の第3の実施の形態を示す回路図である。

【図6】従来のプラズマディスプレイパネルの一構成例を示す図である。

【図7】従来の自己回収方式を説明するためである。

【図8】図7に示した維持ドライバ回路における電荷回収方法を説明するためのタイミングチャートである。

【図9】図6に示した維持ドライバ回路の他の構成例を示す図である。

【符号の説明】

100, 101 維持ドライバ回路

102 走査ドライバ回路

103 制御回路

104 データドライバ回路

105-1～105-n 維持電極

106-1～106-n 走査電極

107-1～107-N データ電極

108 パネル

109 電荷回収中継部

110 走査ドライバ制御部

111 データドライバ制御部

112 維持ドライバ制御部

C201, C401, C501 パネル容量

D202～D211, D401～D411, D502～

D511 ダイオード

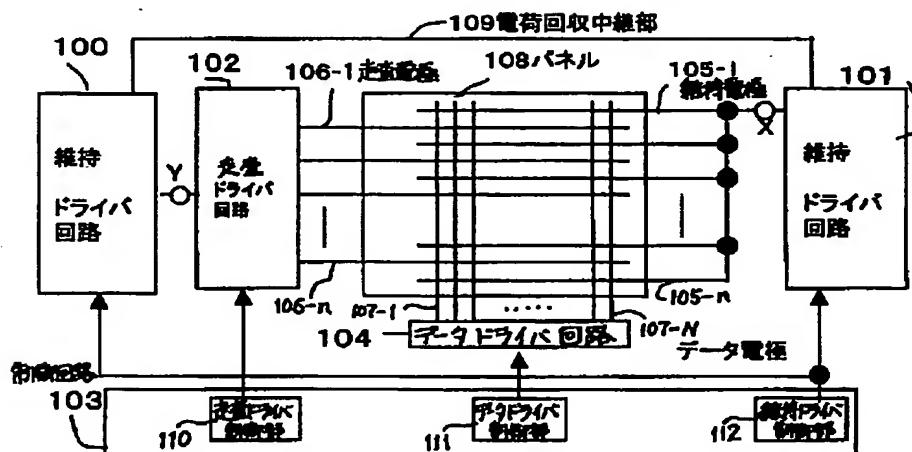
L201, L202, L401, L402, L501,

L502 コイル

Q202～Q207, Q401～Q407, Q502～

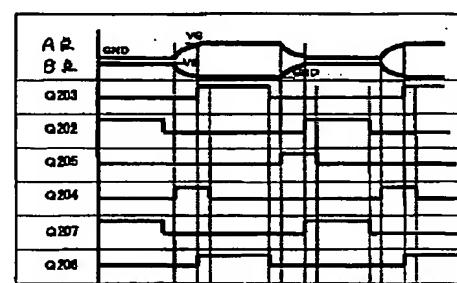
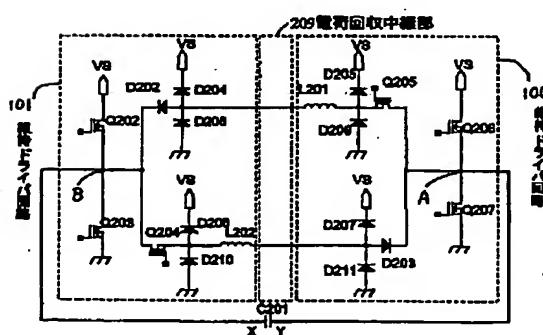
Q507 パンジスタ

【図1】

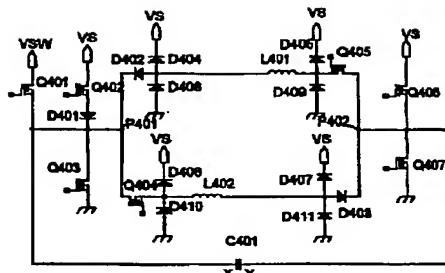


【図2】

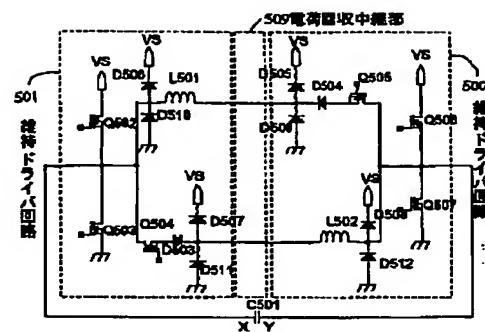
【図3】



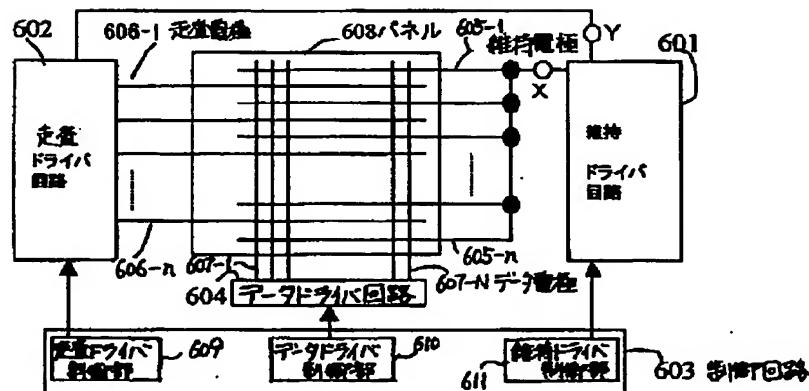
【图4】



【图5】

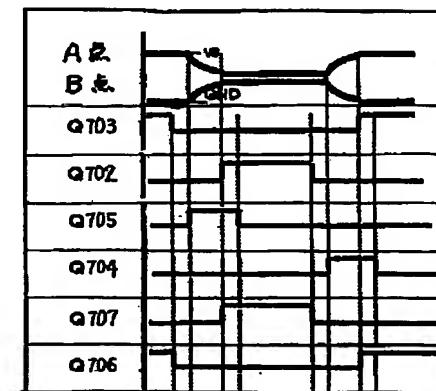
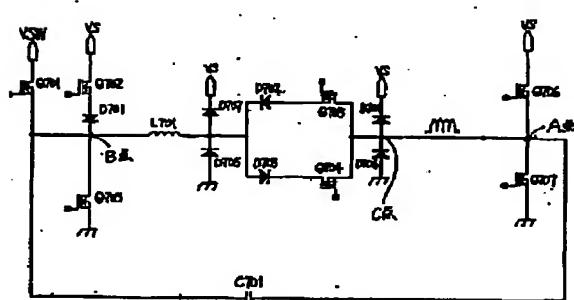


【図6】

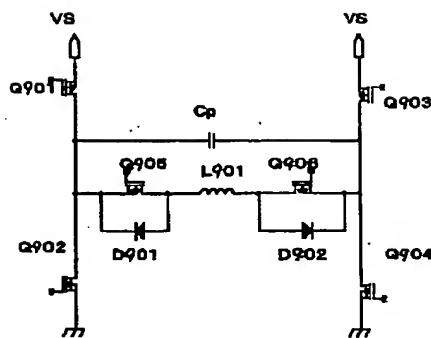


【图7】

〔图8〕



【図9】



フロントページの続き

Fターム(参考) 5C058 AA11 BA02 BA30 BA35 BB07
BB25
5C080 AA05 BB05 DD19 DD26 EE29
FF12 GG12 HH02 HH04 JJ02
JJ03 JJ04
5C094 AA23 AA33 BA03 BA31 CA19
EA03 EA07 GA10

THIS PAGE BLANK (USP10)